

《数字电子技术》课程思政教学案例

开课学院：电子信息工程学院

制作人：梁宁利

课程名称	数字电子技术	授课对象所属专业	电子信息工程
课程类型	校级一流课程	开课年级	大一
课程性质	学科基础课	课程总学时	80

一、课程简介（300 字左右）

《数字电子技术》课程是电类学科核心基础课。课程的主要内容包括逻辑代数基础、门电路、组合逻辑电路、时序逻辑电路、脉冲波形的产生与整形、半导体存储器、可编程逻辑器件，以及数/模和模/数间的转换电路等。课程要求熟练掌握电子技术方面的基本理论、基本知识和基本技能，在三个基本要求之外，课程还要求有项目设计和工程实践环节，培养学生实践能力，课程 2021 年被评为校级“线上线下一流课程”。

课程坚持以学生发展为中心,通过价值引领、知识探究、素养培养、思维训练,创新能力等育人理念进行人才培养，其中以学生实践和创新设计能力培养为核心目标,让学生从“懂知识”到“会设计”，成为服务地方经济社会发展的应用型人才。

二、案例基本信息

1.案例名称：不积跬步无以至千里——触发器

2.对应章节：第五章第 3 节

3.课程讲次：17 次

三、案例教学目标：

1.知识目标：掌握基本触发器、同步触发器、主从触发器、边沿触发器结构和功能，区分边沿触发和脉冲触发的的工作时刻和工作特点。

2.能力目标：采用对比分析法分析脉冲触发和边沿触发器的工作原理，掌握其区别和特性，具有运用对比方法分析其实用电路的能力。

3.素质目标：通过触发的研究，通过无记忆功能的门电路和有记忆功能的触发器对比，引入四种触发器功能不断完善的过程，引导学生了解学习是需要积累的，科技是需要积累的，“不积跬步无以至千里”要不断丰富自己的知识与技能，**帮助学生树立热爱专业及专业自信，激发民族自豪感、具备精益求精，勇于探索的工匠精神。**

四、案例主要内容

本节课程触发器是构成时序逻辑电路的基础。内容包括各种不同类型的触发器：基本触发器、同步触发器、主从触发器、边沿触发器。介绍了各种触发器的机构，工作原理，特性表，重点学习脉冲触发器和边沿触发器的应用。这些类型的触发器是科技不断进步的产物，我们需要从现在做起，一点一滴地积累，丰富自己的知识与技能，增强专业技能，为后续紧密联系的时序逻辑电路打好基础。

五、案例教学设计

1.案例导入：计算机中既要有计算和处理二进制的部件，也要有存储二进制的部件，例如计算机中的寄存器、内存。本次课程的触发器就是存储器件的最基本构成单元，而我国一直都是全球最大的芯片进口国、芯片消耗国。但目前国内两大存储芯片巨头已经实现了崛起，这两家存储芯片巨头分别是长江存储

(YMTC) 和长鑫存储 (CXMT)，我们的国产存储芯片可以有望率先实现 70% 的国产芯片自给率目标，极大地缓解我国需要大量进口芯片的尴尬局面，同时也

会对全球存储芯片市场格局造成重大的影响,一旦我们在国产存储芯片上实现了自给自足,意味着那些海外存储芯片企业也将彻底结束在中国市场“躺着赚钱”的历史。以此增强我们的民族自豪感和荣誉感,增强“四个自信”,同时也鼓励大家认真学习,努力实践,为国家的科学经济发展添砖加瓦。



图 1 存储器件制造企业

2.教学方法：（1）采用讲授法讲授四种触发器的定义，工作原理及实例。

1. 触发器:

能够存储1位二值信号的基本单元电路。

2. 触发器的特点:

a. 具有两个能自行保持的稳定状态，用来表示逻辑状态的0和1,或二进制数的0和1；

b. 根据不同的输入信号可以置1或0。

3. 分类:

按触发方式：电平触发器、脉冲触发器和边沿触发器

按逻辑功能方式：SR锁存器、JK触发器、D触发器、T触发器、T'触发器

按结构：基本SR锁存器、同步SR触发器、主从触发器、维持阻塞触发器、边沿触发器等

5.3 电平触发的触发器

在数字系统中，常常要求某些触发器在同一时刻动作，这就要求有一个同步信号来控制，这个控制信号叫做时钟信号（Clock），简称时钟，用CLK表示。这种受时钟控制的触发器统称为时钟触发器。

一、电路结构与工作原理

输入控制门 电平触发SR触发器 基本SR锁存器

只有在CLK=1时，SR才能起作用

图5.3.1

5.3 电平触发的触发器

二、工作原理

1. CLK=0

此时门G3和G4被封锁，输出为高电平。

对于由G1和G2构成的SR锁存器，触发器保持原态，即 $Q^* = Q$

2. CLK=1

此时门G3和G4开启，触发器输出由S和R决定。

a. $S=0, R=0$
 $Q^* = Q$

b. $S=0, R=1$
 $Q^* = 0$

c. $S=1, R=0$
 $Q^* = 1$

d. $S=1, R=1$
 $Q^* = Q^* = 1$ (禁态)

5.4 脉冲触发的触发器

图5.4.1

由G5~G8构成主触发器，由G1~G4构成从触发器，它们通过时钟连在一起， $CLK_{从} = CLK'_{主}$ ，其图形符号如图5.4.2所示

图5.4.2

5.4 脉冲触发的触发器

主从SR触发器的特性表如表5.4.1所示，和电平触发的SR触发器相同，只是CLK作用的时间不同

表5.4.1

CLK	S	R	Q	Q*	说明
x	x	x	x	Q	保持原态
↓	0	0	0	0	储存
↓	0	0	1	1	
↓	0	1	0	0	置0(复位)
↓	0	1	1	0	
↓	1	0	0	1	置1(置位)
↓	1	0	1	1	
↓	1	1	0	1*	不定态
↓	1	1	1	1*	

图5.4.2 表示延迟输出

5.4 脉冲触发的触发器

例5.4.3 已知主从JK触发器的输入及时钟波形如图5.4.9所示，试画出输出端Q和Q'波形

图5.4.9

解：其输出波形如图5.4.9所示

一次变化问题

5.5 边沿触发器的电路结构与动作特点

由于JK触发器存在一次变化问题，所以抗干扰能力差。为了提高触发器工作的可靠性，希望触发器的次态（新态）仅决定于CLK的下降沿（或上升沿）到达时刻的输入信号的状态，与CLK的其它时刻的信号无关。这样出现了各种边沿触发器。

现在有利用CMOS传输门的边沿触发器、维持阻塞触发器、利用门电路传输延迟时间的边沿触发器以及利用二极管进行电平配置的边沿触发器等等几种。

图 2 触发器电路及工作原理

(2) 采用案例式，给出实际题，通过使用雨课堂互动形式给出问题答案，同学互评检查方案结果。

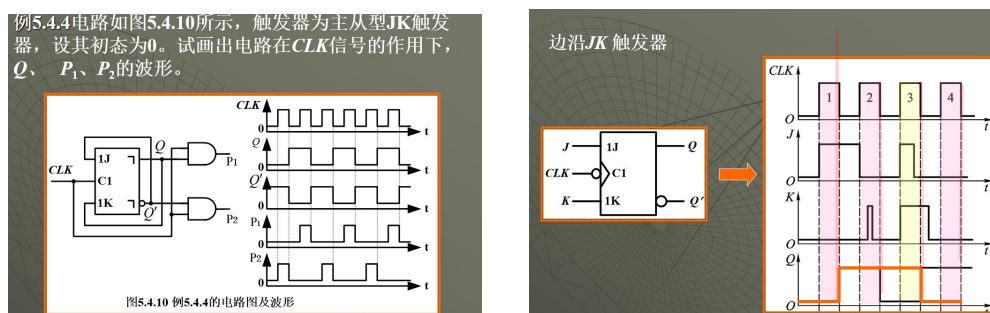


图 3 触发器应用举例

通过无记功能的门电路和有记忆功能的触发器对比，引导学生明白学习是需要积累的，科技也是需要积累的，社会和国家的进步同样需要积累，“不积跬步无以至千里”我们需要从现在做起，一点一滴地积累，丰富自己的知识与技能，将来为社会和国家做贡献。同时，要引导学生排解存在心里的不良情绪，养成豁达心境。

六、教学反思

在本次课教学中，采用案例式教学说明触发器的原理以及应用，培养了学生综合运用知识的能力和触发器设计能力，在传授知识的同时，融入思政素材，引入我国存储器件发展情况，引导学生树立专业自信，激发民族自豪感，具备精益求精，求实创新精神。但教师团队的能力有限，在今后的教学工作中需要进一步开发和挖掘思政元素，把课程思政的理念自然的融入在教学工作中，切实提高课程的教学育人水平。